

COURS	<u>TECHNOLOGIE DES CIRCUITS NUMERIQUES</u>	technologie.doc
T _{GEL}		25/06/01

BUT ET OBJECTIFS :

- Être capable de lire une fiche technique de circuit logique et en retirer les informations de tensions, courants et rapidité permettant l'utilisation de ces circuits et d'étudier leurs compatibilités.
- Être capable de comparer les différentes familles de circuits logiques.

PRE-REQUIS :

- Logique de base : Équation booléenne, Comptage etc.
- Codage binaire, hexadécimal, décimal.
- Transistor bipolaire en commutation.
- Transistor MOS en commutation.

Durée approximative de l'étude :

1 heure 30 : chapitre 1 et 2
1 heure 30 : chapitre 3, 4 et 5
1 heure 30 : chapitre 6 et 7

AVERTISSEMENT :

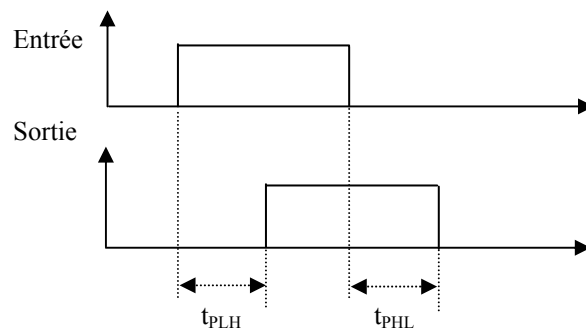
Du fait de l'évolution rapide de l'électronique numérique moderne - place de plus en plus importante de la logique programmée, circuit alimenté en basse tension (3 V voir moins) - on s'attachera plus particulièrement à étudier plus attentivement les chapitres 1, 2 et 6 en s'attachant plus particulièrement au mode opératoire plus qu'aux valeurs numériques trouvées. Ceux-ci constituant le socle commun permettant l'étude de toutes les technologies présentes et futures.


1.) Généralités, caractéristiques principales.	2
1.1.) Convention, vocabulaire.	2
1.2.) Fonction de transfert (porte inverseuse)	2
1.3.) Marge de bruit (appelée aussi : Immunité au bruit).	3
1.4.) Famille, série marquage.	3
2.) Type de sortie.	4
2.1.) Sortie « Totem pole »	4
2.2.) Sortie trois états. (ou hautes impédance ou tri states).	4
2.3.) Sortie collecteur (ou drain) ouvert.	5
3.) famille TTL (Transistor, Transistor, Logique)	6
3.1.) généralités	6
3.2.) étude de fiches techniques, utilisation.	7
4.) famille CMOS (Complémentary Metal Oxyde Silicium)	8
5.) famille HC MOS (Hight speed Metal Oxyde Silicium)	8
6.) Comptabilité.	9
7.) synthèse, comparaison des différents familles.	10
8.) fiche technique 54LS00	11
9.) fiche technique 74HC00	12
10.) fiche technique CD4011	13

1) GENERALITES, CARACTERISTIQUES PRINCIPALES.

1.1.) CONVENTION, VOCABULAIRE.

- V_{OH} : Tension de sortie garantie à l'état haut (si les contraintes de courant débité sont respectées).
- V_{OL} : Tension de sortie garantie à l'état bas (si les contraintes de courant débité sont respectées).
- V_{IH} : Tension d'entrée minimale pour que l'entrée soit garantie à l'état haut.
- V_{IL} : Tension d'entrée maximale pour que l'entrée soit garantie à l'état bas.
- I_{OH} : Courant de sortie maximal à l'état haut.
- I_{OL} : Courant de sortie maximal à l'état bas.
- I_{IH} : Courant d'entrée maximal à l'état haut.
- I_{IL} : Courant d'entrée maximal à l'état bas.
- V_{CC} ou V_{DD} : Tension d'alimentation positive.
- V_{SS} : Masse ou 0 V.
- I_{CC} ou I_{DD} : Courant d'alimentation (débité par V_{CC}) au repos.
- t_{PHL} : Temps de propagation du niveau haut vers le niveau bas.
- t_{PLH} : Temps de propagation du niveau bas vers le niveau haut.

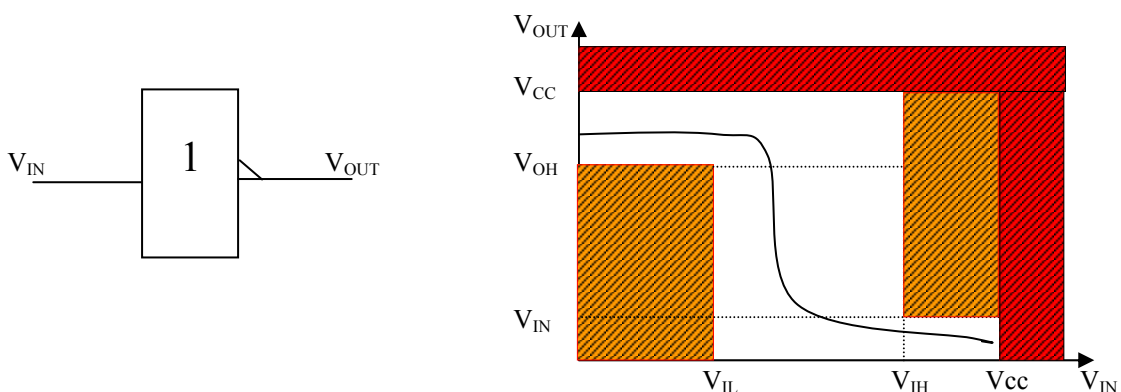


 Par convention tous les courants entrant sont comptés positif. Un courant sortant est donc négatif.

AVERTISSEMENT :

Les valeurs numériques citées dans le cours ne sont à prendre que comme des ordres de grandeur. Celles-ci peuvent légèrement varier pour une même technologie suivant la fonction ou le fabricant du circuit.

1.2.) FONCTION DE TRANSFERT (PORTE INVERSEUSE)



Cette courbe n'est bien évidemment valable que dans le cas d'une utilisation normale, notamment vis à vis de $I_{OL\ MAX}$ et $I_{OH\ MAX}$.

Ce graphique est bien évidemment valable pour tous types d'entrées. Que se soit d'une porte simple (comme ici) ou l'entrée d'un circuit plus complexe. Il faudra seulement prendre garde si il s'agit d'une porte inverseuse (comme ici) ou non inverseuse.

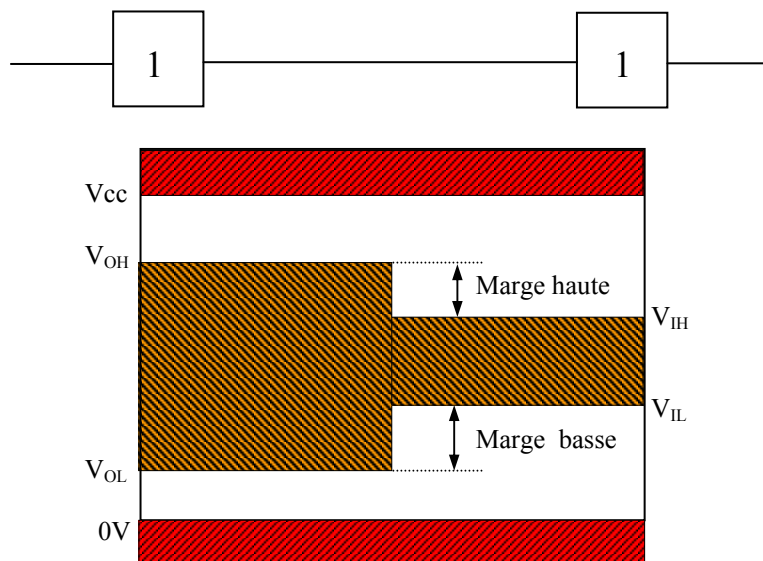
Comment lire la courbe ? : Le constructeur garantit que :

- Pour une tension d'entrée inférieure à V_{IL} le niveau de sortie sera au moins de V_{OH} .
- Pour une tension d'entrée supérieure à V_{IH} le niveau de sortie sera au plus de V_{OL} .

Bien évidemment entre V_{IL} et V_{IH} rien n'est garanti. **Il s'agit donc d'une zone à éviter.**

1.3.) MARGE DE BRUIT (APPELEE AUSSI : IMMUNITE AU BRUIT)

C'est l'amplitude minimum du signal entrant qui provoque accidentellement un changement d'état.
C'est en quelque sorte l'amplitude de plus gros parasite admissible en entrée.
Deux cas peuvent être envisagés : au niveau haut et au niveau bas.



La tension ne peut évidemment être supérieure à l'alimentation ou inférieure à la masse.

La marge de bruit sera donc calculée par :

$$\text{Ou } \begin{array}{l} V_{OH \text{ mini}} - V_{IH \text{ MAX}} \\ V_{IL \text{ mini}} - V_{OL \text{ MAX}} \end{array}$$

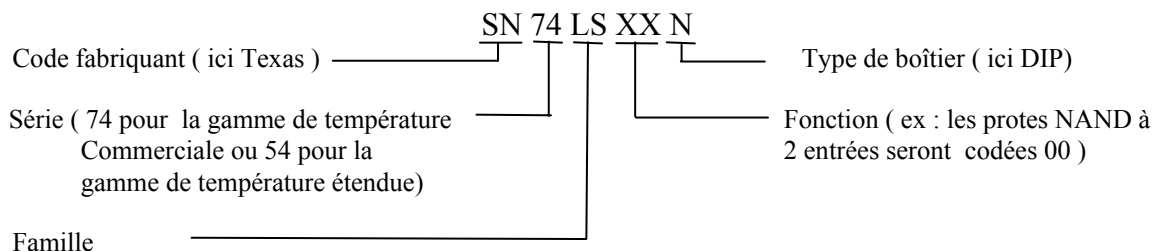
La marge de bruit sera la plus petite valeur trouvée, exprimée en pourcentage par rapport à la tension d'alimentation.

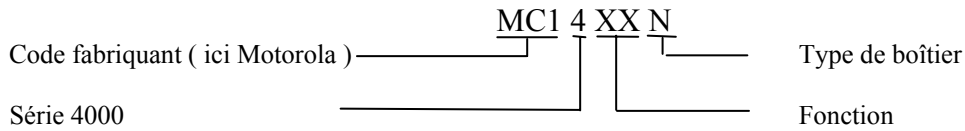
1.4.) FAMILLE, SERIE MARQUAGE

La famille repose sur la technologie utilisée, soit bipolaire, soit MOS.

La série correspond à l'appellation commerciale du circuit, notamment le brochage.

Exemple de marquage :





EX : Le HEF 4011 correspond à une quadruple porte NAND à 2 entrées.

Nous allons définir et exploiter les différentes séries et familles dans la suite du cours aux chapitres 3 et 4.

2.) TYPE DE SORTIE.

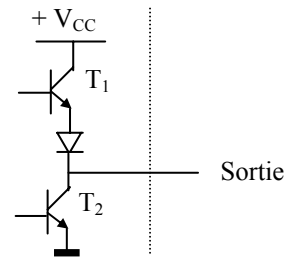
2.1.) SORTIE « TOTEM POLE »

C'est la sortie classique représentée ci-contre.

Les transistors peuvent être bipolaires (comme ici)
ou de type MOS (dans ce cas sans la diode).

On voit dans ce type de sortie que pour avoir un niveau bas il faut saturer T_2 . Dans ce cas $V_S = V_{CE\ SAT\ T_2} = V_{OL}$

Pour avoir un niveau logique haut il faut saturer T_1 .
Dans ce cas $V_S = V_{CC} - V_D - V_{CE\ SAT\ T_1} = V_{OH}$



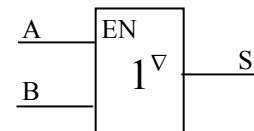
Bien évidemment le niveau de sortie sera soit 1 (V_{OH}) soit 0 (V_{OL}). Il est par conséquent rigoureusement interdit de relier des sorties ensemble.

2.2.) SORTIE TROIS ETATS. (OU HAUTES IMPEDANCE OU TRI STATES).

Symbole : ∇

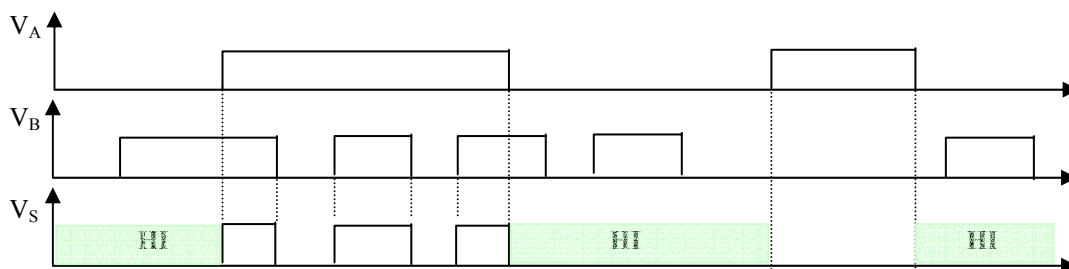
C'est la même que la précédente, sauf que T_1 et T_2 peuvent être bloqués en même temps. Il est pour cela prévu une entrée de validation (EN = Enable = Validation).

L'exemple ci-contre représente une porte OUI (Buffer) avec une commande trois états.



Remarquez

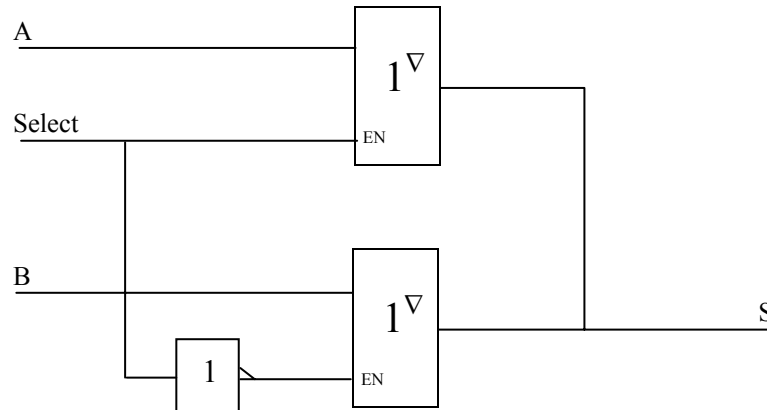
- Le symbole ∇ qui indique que la sortie est en logique trois états, c'est à dire V_{OL} , V_{OH} , ou non connectée (0, 1, ou haute impédance)
- L'entrée de commande EN (Enable = validation)



Note :

Dans une table de vérité ou un chronogramme, l'état haute impédance est noté H_i (High impedance) ou Z .

L'état haute impédance correspondant à une sortie en l'air, il est possible de relier plusieurs sorties ensemble à condition qu'une seule soit active à un instant donné.



Dans l'exemple ci-dessus, les informations arrivant en A seront transmises en S si select est à 1. Ce sera celles arrivant en B si select est à 0. La sortie de la porte non utilisée sera bien sûr en haute impédance.

2.3.) SORTIE COLLECTEUR (OU DRAIN) OUVERT.

Symbole : \diamond

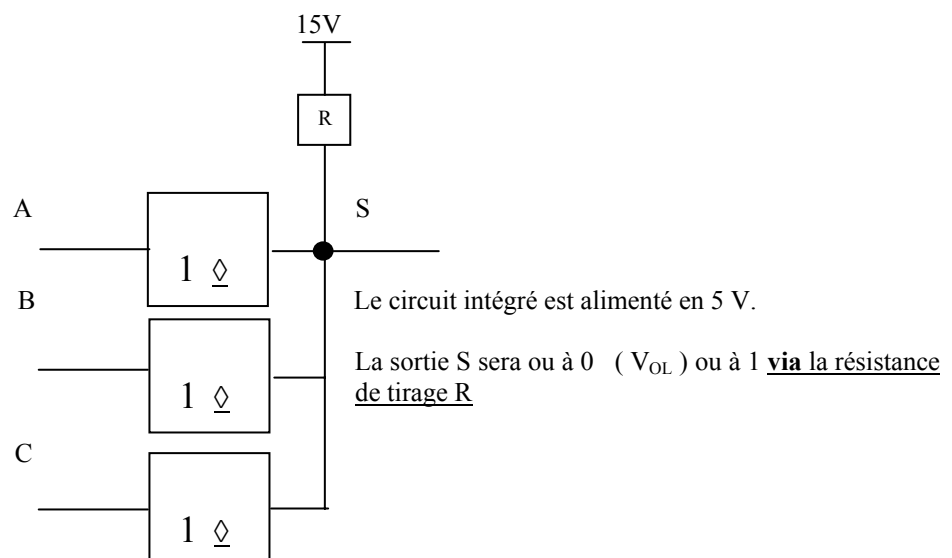
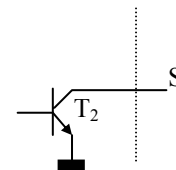
La sortie ne comporte qu'un transistor.

Seul l'état logique bas est assuré.

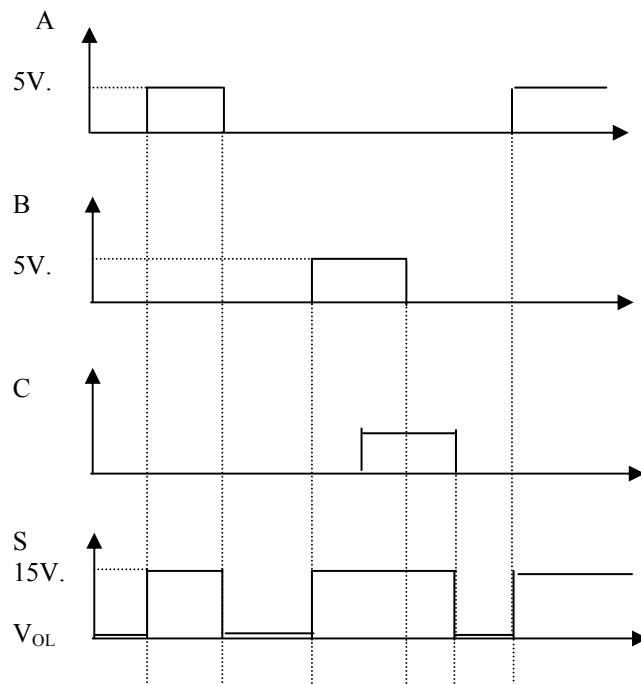
L'état logique haut devra être assuré extérieurement par une résistance de tirage au $+V_{CC}$.

Il est possible avec ce type de sortie de :

- Relier plusieurs sorties ensemble (ne pas oublier de placer une résistance de tirage commune)
- Commander une charge ayant une alimentation différente de celle du circuit (jusqu'à 30 V) suivant la fiche technique du circuit utilisé.



Remarquez le symbole \diamond près de la sortie indiquant le type collecteur (ou drain) ouvert.



On vient de réaliser la fonction logique OU. Cette structure s'appelle OU câblé.
Un ET câblé peut être réalisé en utilisant des portes inverseuses.

Remarque :

Il existe des variantes au collecteur ouvert \diamond .

- L'émetteur ouvert ∇ ou seul le transistor supérieur existe. Seul le niveau haut est donc assuré . La résistance de tirage devant être à la masse (ou à une tension négative).
- Le collecteur ouvert avec résistance de tirage intégrée \diamond
- L'émetteur ouvert avec résistance de tirage intégrée ∇

3.) FAMILLE TTL (TRANSISTOR, TRANSISTOR, LOGIQUE)

3.1.) GENERALITES

Constituée de transistors bipolaires elle a débuté vers 1965 par la série 74 XX, lente et grosse consommatrice d'énergie. Bien qu'elle ne soit plus utilisée depuis longtemps, elle sert toujours de référence pour comparer les autres.

Actuellement il existe :

- | | |
|--------|-------------------------------------------------------------------------------------------------|
| 74LSXX | Low power Schottky . Basse consommation rapide. C'est la famille la plus utilisée actuellement. |
| 74FXX | Fast (rapide). |

3.2.) ETUDE DE FICHES TECHNIQUES, UTILISATION.

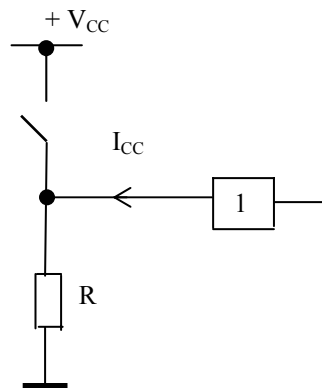
L'étude portera pour la famille 74 LS, sachant que la même étude pourra être menée pour les autres familles.

Nota: Pour une même famille, les caractéristiques peuvent légèrement varier suivant le fabricant.

L'étude de la fiche technique montre

- ↪ Alimentation entre 4,5 et 5 V.
- ↪ Marge de bruit haute : $V_{OH} - V_{IH} = 2,7 - 2 = 0,7V$
Marge de bruit basse : $V_{IL} - V_{OL} = 0,8 - 0,4 = 0,4V$
La marge de bruit sera donc de 0.4 V. Soit une immunité de seulement 8 %.
- ↪ On remarque également le courant d'entrée sortant à l'état bas.

Faisons le calcul des résistances de tirage maximum utilisable.



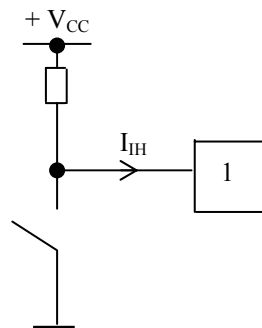
La tension aux bornes de la résistance ne peut être supérieure à V_{IL} sinon la porte peut considérer son entrée continuellement au niveau haut.

$$R < \frac{V_{IL}}{I_{IL}} = \frac{0,8}{0,36} \cdot 10^3 = 2,2 \text{ K}\Omega$$

Bien évidemment si n entrées sont connectées sur la résistance, le courant sera multiplié par n. La résistance maximum sera donc n fois plus petite.

Il n'est pas souhaitable de connecter trop (plus de 3) entrées à la même résistance de tirage à la masse pour cette technologie, en effet dans ce cas la résistance maximum risque d'être trop faible et entraîner une consommation de courant excessive lorsque l'interrupteur est fermé.

A l'état haut :



La tension aux bornes de la résistance ne peut être supérieure à $V_{CC} - V_{IH}$ sinon la porte peut considérer son entrée continuellement au niveau bas.

$$R < \frac{V_{CC} - V_{IH}}{I_{IH}} = \frac{5 - 2}{20 \cdot 10^{-6}} = 150 \text{ K}\Omega$$

Même remarque que précédemment si n entrées sont connectées.

4.) FAMILLE CMOS (COMPLEMENTARY METAL OXYD SILICIUM)

Série 4XXX

Cette famille est apparue dans les années 70 avec les transistors MOS. Elle tant de plus en plus à céder la place à d'autre technologie plus performantes (HC MOS, AC etc...)

L'étude de la fiche technique montre avec une alimentation en 4,5 V.

↪ Alimentation 3 à 15 V.

↪ Marge de bruit haute : $V_{OH} - V_{IH} = 4,4 - 3,15 = 1,25$ V.

↪ Marge de bruit basse : $V_{IL} - V_{OL} = 1,35 - 0,1 = 1,25$ V.

Soit une marge de 1,25 V donc par rapport à l'alimentation, une immunité au bruit de 28 %.

↪ Calcul des résistances de tirage.

Le même calcul que pour la technologie précédente donne :

$$R < \frac{V_{IL}}{I_{IL}} = \frac{1,35}{0,1 \cdot 10^{-6}} = 13,5 \text{ M}\Omega$$

Pour une résistance de tirage à l'état bas

$$R < \frac{V_{CC} - V_{IH}}{I_{IH}} = \frac{4,5 - 3,15}{0,1 \cdot 10^{-6}} = 13,5 \text{ M}\Omega$$

Pour une résistance de tirage à l'état haut.

De telles valeurs sont pour des problèmes d'immunité aux parasites, à éviter. (un parasite de 1 μ A donnera 13.5 V !!!)

Dans la pratique on se limitera à 470 K Ω .

100 K Ω étant la valeur la plus utilisée en CMOS.

5.) FAMILLE HC MOS (HIGHT SPEED METAL OXYD SILICIUM)

Série HCXX

↪ Alimentation de 2V à 6 V.

Avec une alimentation en 4,5 V, l'étude de la fiche technique montre :

- Marge de bruit haute $V_{OH} - V_{IH} = 4,4 - 3,15 = 1,25$ V.
- Marge de bruit basse $V_{IL} - V_{OL} = 1,35 - 0,1 = 1,25$ V.

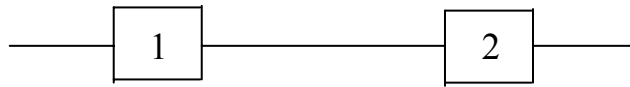
Soit une immunité au bruit de 28 % par rapport à l'alimentation.

↪ La calcul des résistances de tirage donnera en pratique sensiblement les mêmes valeurs que pour la technologie CMOS de la série 4 XXX.

Nota : La sous famille HCT est en tout points comparable à la famille HC pour la consommation et la rapidité, mais pas pour les niveaux de tension qui sont compatibles TTL.

6.) COMPTABILITE.

Le problème peut se poser dans le cas où on veut mélanger plusieurs technologies dans un même montage.

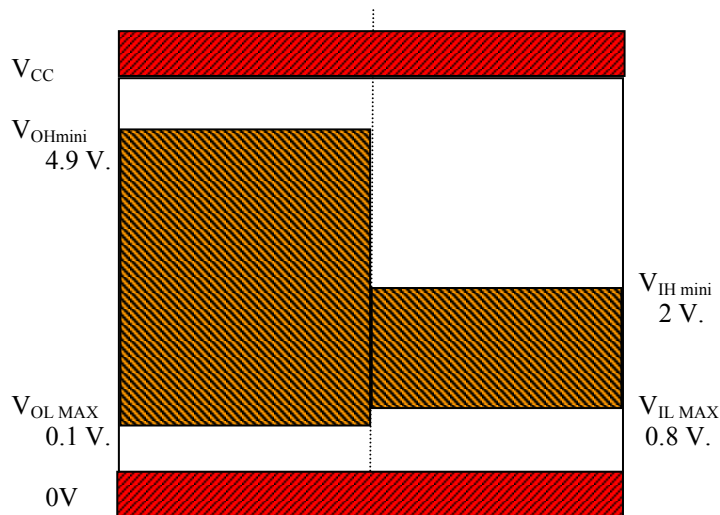


La question est de savoir si la porte N°1 peut commander la porte N°2.
Pour cela nous devons avoir :

$$V_{OH \text{ porte } 1} > V_{IH \text{ Porte } 2}$$
$$V_{OL \text{ porte } 1} < V_{IL \text{ Porte } 2}$$

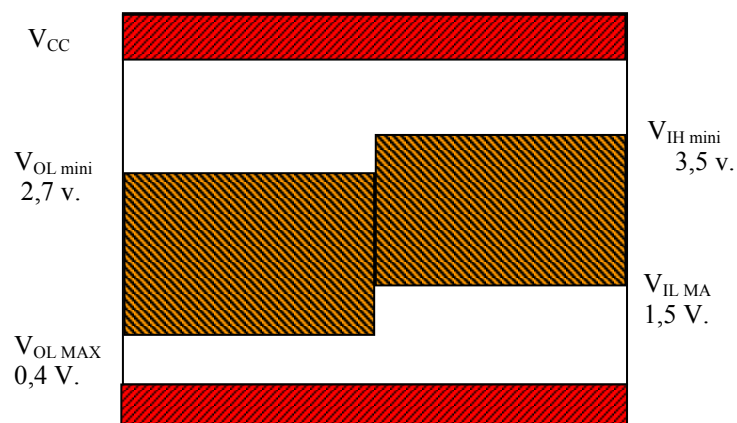
↳ CMOS, HC vers TTL.

La zone hachurée correspond à une plage de fonctionnement non garantie.



Dans ce cas il y a compatibilité pour peu que les alimentations soient de 5 V pour être acceptées par tous les circuits.

↳ TTL vers CMOS au HC.

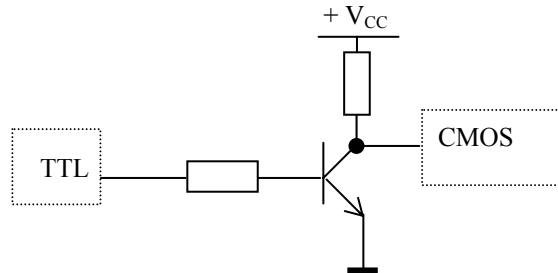


La compatibilité n'est pas assurée au niveau haut.

$$V_{OL\ TTL} < V_{IH\ MOS}$$

Pour pallier à ce problème, on peut utiliser :

- Une porte TTL à sortie collecteur ouvert ($\hat{\Delta}$).
Ne pas oublier dans ce cas la résistance de tirage ou $+V_{CC}$.
- Un transistor en montage émetteur commun.



Le transistor peut également être du type MOS.

- Un circuit appartenant à la famille HCT.
Les caractéristiques de cette famille (74 HCT XX) sont en tous points identiques à son homologue HC sauf au niveau des tensions, qui ont été spécialement étudiées pour être compatibles TTL.

7.) SYNTHESE, COMPARAISON DES DIFFERENTS FAMILLES.

On peut résumer les principales caractéristiques des trois familles étudiées dans le tableau ci-dessous :

	Marge de bruit	Rapidité	Consommation	Alimentation
CMOS (Série 4XXX)	Grande (28%)	Lente	Extrêmement faible (nW)	3 à 15 V.
HC MOS (74 HC XX)	Grande (28%)	Rapide	Très faible (μ W)	2 à 6 V.
TTL (74 LS XX)	Faible (8%)	Rapide	Importante (mW)	5 V.

Les quatre familles étudiées ici (74 LSXX, 74 HCXX, 74HCTXX et 4XXX) représentent environ 70 % du marché des composants discrets. Néanmoins, l'essor de l'électronique moderne a favorisé l'apparition d'autres familles.

Citons par exemple parmi la technologie TTL :

- 74 ALSXX (Advance Low power Schottky) Deux fois plus rapide et trois fois moins gourmande en énergie que la série 74 LSXX.
- 74 FXX (Fast) Trois fois plus rapide que la famille LS mais deux fois plus gourmande.

Les progrès les plus significatifs sont pour les circuits MOS.

- 74 ACXX (Advance CMOS) Deux fois plus rapide que le HC MOS.
- 74 ABTXX. L'une des familles les plus rapides actuellement disponible et capable notamment de délivrer d'importants courants de sortie.

Citons également quelques familles très rapides fonctionnant en 3 V. (Série 74 LVTXX ou 74 LVQXX) voir 1,5 V. (Série 74 HLLXX ou 74 ALVCXX)

8.) FICHE TECHNIQUE 54LS00

Absolute Maximum Ratings (Note)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	
DM54LS and 54LS	-55°C to +125°C
DM74LS	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	DM54LS00			DM74LS00			Units
		Min	Nom	Max	Min	Nom	Max	
V _{CC}	Supply Voltage	4.5	5	5.5	4.75	5	5.25	V
V _{IH}	High Level Input Voltage	2			2			V
V _{IL}	Low Level Input Voltage			0.7			0.8	V
I _{OH}	High Level Output Current			-0.4			-0.4	mA
I _{OL}	Low Level Output Current			4			8	mA
T _A	Free Air Operating Temperature	-55		125	0		70	°C

Symbol	Parameter	Conditions	Min	Typ (Note 1)	Max	Units	
V _I	Input Clamp Voltage	V _{CC} = Min, I _I = -18 mA			-1.5	V	
V _{OH}	High Level Output Voltage	V _{CC} = Min, I _{OH} = Max, V _{IL} = Max	DM54	2.5	3.4	V	
			DM74	2.7	3.4		
V _{OL}	Low Level Output Voltage	V _{CC} = Min, I _{OL} = Max, V _{IH} = Min	DM54		0.25	0.4	V
			DM74		0.35	0.5	
		I _{OL} = 4 mA, V _{CC} = Min	DM74		0.25	0.4	
I _I	Input Current @ Max Input Voltage	V _{CC} = Max, V _I = 7V			0.1	mA	
I _{IH}	High Level Input Current	V _{CC} = Max, V _I = 2.7V			20	μA	
I _{IL}	Low Level Input Current	V _{CC} = Max, V _I = 0.4V			-0.36	mA	
I _{OS}	Short Circuit Output Current	V _{CC} = Max (Note 2)	DM54	-20		-100	mA
			DM74	-20		-100	
I _{CCH}	Supply Current with Outputs High	V _{CC} = Max		0.8	1.6	mA	
I _{CCL}	Supply Current with Outputs Low	V _{CC} = Max		2.4	4.4	mA	

Switching Characteristics at V_{CC} = 5V and T_A = 25°C (See Section 1 for Test Waveforms and Output Load)

Symbol	Parameter	R _L = 2 kΩ				Units
		C _L = 15 pF		C _L = 50 pF		
		Min	Max	Min	Max	
t _{PLH}	Propagation Delay Time Low to High Level Output	3	10	4	15	ns
t _{PHL}	Propagation Delay Time High to Low Level Output	3	10	4	15	ns

9.) FICHE TECHNIQUE 74HC00

DC CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Condition	V _{CC} V	Guaranteed Limit			Unit
				-55 to 25°C	≤85°C	≤125°C	
V _{IH}	Minimum High-Level Input Voltage	V _{out} = 0.1V or V _{CC} - 0.1V I _{out} ≤ 20μA	2.0	1.50	1.50	1.50	V
			3.0	2.10	2.10	2.10	
			4.5	3.15	3.15	3.15	
			6.0	4.20	4.20	4.20	
V _{IL}	Maximum Low-Level Input Voltage	V _{out} = 0.1V or V _{CC} - 0.1V I _{out} ≤ 20μA	2.0	0.50	0.50	0.50	V
			3.0	0.90	0.90	0.90	
			4.5	1.35	1.35	1.35	
			6.0	1.80	1.80	1.80	
V _{OH}	Minimum High-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 2.4mA I _{out} ≤ 4.0mA I _{out} ≤ 5.2mA	3.0	2.48	2.34	2.20	
			4.5	3.98	3.84	3.70	
V _{OL}	Maximum Low-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 2.4mA I _{out} ≤ 4.0mA I _{out} ≤ 5.2mA	3.0	0.26	0.33	0.40	
			4.5	0.26	0.33	0.40	
6.0	0.26	0.33	0.40				
	I _{in}	Maximum Input Leakage Current	V _{in} = V _{CC} or GND	6.0	±0.1	±1.0	±1.0
I _{CC}	Maximum Quiescent Supply Current (per Package)	V _{in} = V _{CC} or GND I _{out} = 0μA	6.0	1.0	10	40	μA

Symbol	Parameter	V _{CC} V	Guaranteed Limit			Unit
			-55 to 25°C	≤85°C	≤125°C	
t _{PLH} , t _{PHL}	Maximum Propagation Delay, Input A or B to Output Y (Figures 1 and 2)	2.0	75	95	110	ns
		3.0	30	40	55	
		4.5	15	19	22	
		6.0	13	16	19	
t _{TLH} , t _{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 2)	2.0	75	95	110	ns
		3.0	27	32	36	
		4.5	15	19	22	
		6.0	13	16	19	

10.) FICHE TECHNIQUE CD4011

Characteristic	Symbol	V _{DD} Vdc	- 55°C		25°C			125°C		Unit	
			Min	Max	Min	Typ #	Max	Min	Max		
Output Voltage V _{in} = V _{DD} or 0 V _{in} = 0 or V _{DD}	"0" Level "1" Level	V _{OL}	5.0	—	0.05	—	0	0.05	—	0.05	Vdc
			10	—	0.05	—	0	0.05	—	0.05	
15			—	0.05	—	0	0.05	—	0.05		
		V _{OH}	5.0	4.95	—	4.95	5.0	—	4.95	—	Vdc
			10	9.95	—	9.95	10	—	9.95	—	
			15	14.95	—	14.95	15	—	14.95	—	
Input Voltage (V _O = 4.5 or 0.5 Vdc) (V _O = 9.0 or 1.0 Vdc) (V _O = 13.5 or 1.5 Vdc)	"0" Level	V _{IL}	5.0	—	1.5	—	2.25	1.5	—	1.5	Vdc
			10	—	3.0	—	4.50	3.0	—	3.0	
		V _{IH}	5.0	3.5	—	3.5	2.75	—	3.5	—	Vdc
			10	7.0	—	7.0	5.50	—	7.0	—	
			15	11	—	11	8.25	—	11	—	
Output Drive Current (V _{OH} = 2.5 Vdc) (V _{OH} = 4.6 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc)	Source	I _{OH}	5.0	-3.0	—	-2.4	-4.2	—	-1.7	—	mA _{dc}
			5.0	-0.64	—	-0.51	-0.88	—	-0.36	—	
			10	-1.6	—	-1.3	-2.25	—	-0.9	—	
			15	-4.2	—	-3.4	-8.8	—	-2.4	—	
			5.0	0.64	—	0.51	0.88	—	0.36	—	mA _{dc}
			10	1.6	—	1.3	2.25	—	0.9	—	
			15	4.2	—	3.4	8.8	—	2.4	—	
Input Current	I _{in}	15	—	±0.1	—	±0.00001	±0.1	—	±1.0	μA _{dc}	
Input Capacitance (V _{in} = 0)	C _{in}	—	—	—	—	5.0	7.5	—	—	pF	
Quiescent Current (Per Package)	I _{DD}	5.0	—	0.25	—	0.0005	0.25	—	7.5	μA _{dc}	
		10	—	0.5	—	0.0010	0.5	—	15		
		15	—	1.0	—	0.0015	1.0	—	30		
Total Supply Current**† (Dynamic plus Quiescent, Per Gate, C _L = 50 pF)	I _T	5.0	I _T = (0.3 μA/KHz) f + I _{DD} /N							μA _{dc}	
		10	I _T = (0.6 μA/KHz) f + I _{DD} /N								
		15	I _T = (0.9 μA/KHz) f + I _{DD} /N								

Characteristic	Symbol	V _{DD} Vdc	Min	Typ #	Max	Unit
Output Rise Time, All B-Series Gates t _{TLH} = (1.35 ns/pF) C _L + 33 ns t _{TLH} = (0.60 ns/pF) C _L + 20 ns t _{TLH} = (0.40 ns/pF) C _L + 20 ns	t _{TLH}	5.0 10 15	— — —	100 50 40	200 100 80	ns
Output Fall Time, All B-Series Gates t _{THL} = (1.35 ns/pF) C _L + 33 ns t _{THL} = (0.60 ns/pF) C _L + 20 ns t _{THL} = (0.40 ns/pF) C _L + 20 ns	t _{THL}	5.0 10 15	— — —	100 50 40	200 100 80	ns
Propagation Delay Time MC14001B, MC14011B only t _{PLH} , t _{PHL} = (0.90 ns/pF) C _L + 80 ns t _{PLH} , t _{PHL} = (0.36 ns/pF) C _L + 32 ns t _{PLH} , t _{PHL} = (0.26 ns/pF) C _L + 27 ns All Other 2, 3, and 4 Input Gates t _{PLH} , t _{PHL} = (0.90 ns/pF) C _L + 115 ns t _{PLH} , t _{PHL} = (0.36 ns/pF) C _L + 47 ns t _{PLH} , t _{PHL} = (0.26 ns/pF) C _L + 37 ns 8-Input Gates (MC14068B, MC14078B) t _{PLH} , t _{PHL} = (0.90 ns/pF) C _L + 155 ns t _{PLH} , t _{PHL} = (0.36 ns/pF) C _L + 62 ns t _{PLH} , t _{PHL} = (0.26 ns/pF) C _L + 47 ns	t _{PLH} , t _{PHL}	5.0 10 15 5.0 10 15 5.0 10 15	— — — — — — — — —	125 50 40 160 65 50 200 80 60	250 100 80 300 130 100 350 150 110	ns

